و- توليد الـ(Bit Stream)

عملية توليد الـ (Bit Stream) أو ملف البرمجة (Programming File) الذي يحتوي على كل المعلومات عن تصميم الدائرة وكيف يتم مقابلة التصميم بالمواردالموجودة بال(FPGA) وكيف ينبغي ان تتصل المفاتيح الداخلية للـ(FPGA). وهو الملف الذي يستعمل لبرمجة الشريحة.

وبرمجة ملف الـ (Bit Stream) يعتمد على الشريحة والشركة المصنعة لها وكل شريحة لها طريقة برمجة محددة ويتم تزويدها ببرنامج خاص لبرمجتها

ملحوظة الخطوات الثلاث الخيرة تنفذ عادة بواسطة برامج مخصصة لشرائح (FPGA) من قبل الشركة المصنعة للشريحة

8 – طقنية (Hardware Description Languages) (HDL) اللغات الوصفية للالكترونيات

كما تم الشرح مسبقا فان (HDL) هي طريقة من طرق وضع تصميم شرائح (FPGA) وفي الحقيقة فانها يمكن ان تكون طريقة لتصميم الهاردوير (Hardware Design) وهي ببساطة طريقة لوصف تصميم الهاردوير بطريقة لغة شبيهة باللغة التي يتحدث بها البشر (Human -Like) والتي تشبه لحد كبير لغات برمجة الحاسوب

وهناك العديد من لغات (HDL) بعضها بسيط وبعضها معقد ومعظم هذه اللغات يمكن ان تصف عمليات ديجيتال أساسية مثل (AND,OR,NOT) واللغات الأخرى الأكثر تعقيدا والأكثر تقدما للمستخدم ان يصف التصميم بطريقة يمكن ان يتم قراءتها بواسطة البشر علي سبيل المثال فانها تسمح للمستخدم ان يستخدم أوامر (Loops,Case,If) والتي تجعله يركز على التصميم نفسه (كبرنامج) وليس على الهاردوير و معظم لغات (HDL) تعرف أطراف الدخل والخرج للشريحة ووظائفها الداخلية ومن أمثلتها(Verilog) و (VHDL) و (AHDL)

ويمكنك مراجعة الأمثلة الخاصة بلغة (VHDL) في القسم الخاص بذلك

9 – الأدوات(البرامج المحوسبة) (Tools)

Simulation: Modelsim, Active-HDL, NC-SIM
Synthesis: Leonardo, Synplify, Synopsys
Place and Route: Altera Quartus, Xilinx Foundation.

معظم الشركات المنتجة لشرائح (FPGA) تنتج برامج بسيطة للمحاكاة والتركيب والربط وهي تفيد في التصميمات الصغيرة والمتوسطة الحجم هذه الأدوات مناسبة لهواة تصميم الدوائر الالكترونية وللطلبة وحتى للشركات التي تحتاج الى تنفيذ دوائر بسيطة وعادة ما تكون هذه البرامج مجانية من مواقع الشركات على الانترنت.

10 - أمثلة التصميم للـ (VHDL)

- **Half adder**

```
LIBRARY ieee;
```